

INSTITUT NATIONAL DES SCIENCES APPLIQUEES DE
TOULOUSE

***Conception des circuits CMOS
analogiques***

**Conception d'un transceiver
Bluetooth**

Sonia Bendhia, Alexandre Boyer

sonia.bendhia@insa-toulouse.fr
alexandre.boyer@insa-toulouse.fr

Janvier 2009

1. Description du projet

Une société de domotique cherche à développer une interface sans fils radio fréquence (RF) permettant de connecter plusieurs de ses produits au sein d'une même habitation ou d'un même immeuble. Le standard de communication sans fil retenu est le standard Bluetooth (IEEE 802.15) en raison de ses qualités : bas coût, basse consommation et haut niveau de sécurité. Afin de couvrir des zones d'habitation assez large, l'étage de transmission est de type classe 1 (puissance d'émission 100 mW) pour atteindre des portées allant de quelques dizaines de mètres à 100 m.

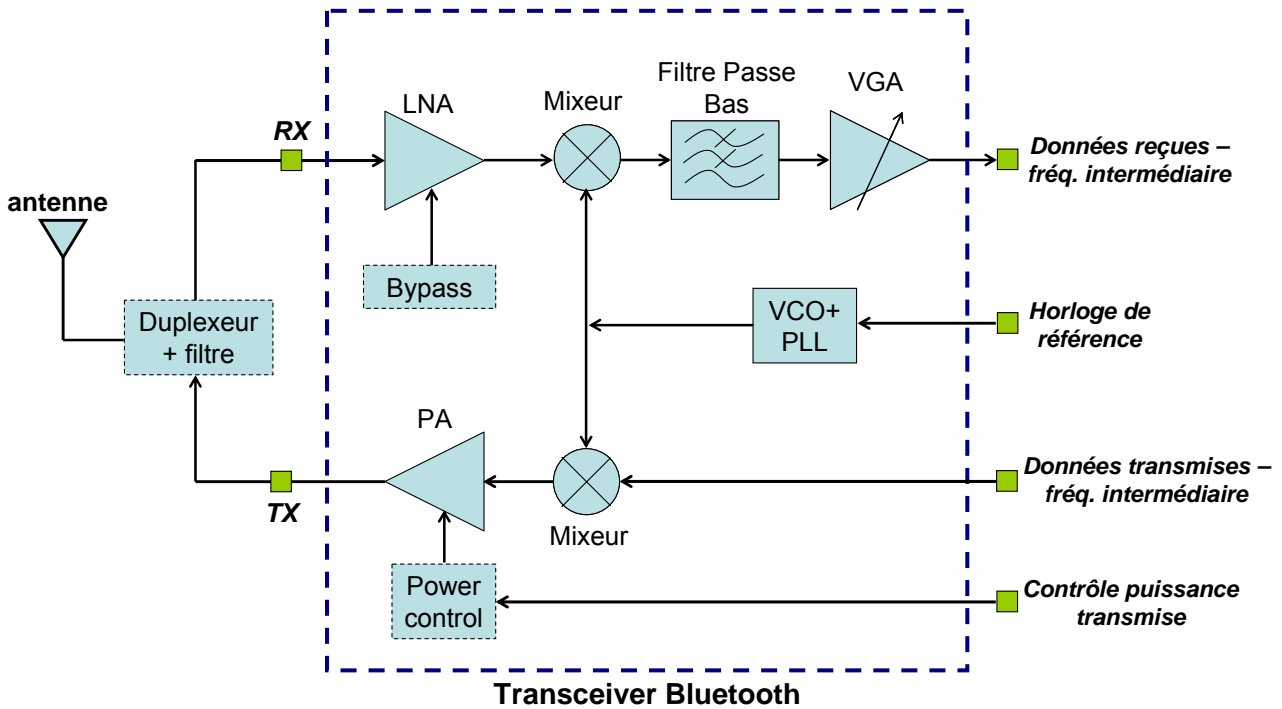
N'ayant pas d'expertise dans ce domaine, cette société a fait un appel d'offre à différentes sociétés spécialisées dans la conception de circuits intégrés afin de développer un système intégré dédié à cette interface Bluetooth. Votre société a accepté de mener une étude de faisabilité de ce système. Il a été décidé de séparer l'interface Bluetooth en 2 parties :

- une partie digitale dédiée aux opérations effectuées en bande de base et à la modulation numérique
- un étage d'émission-réception ou *transceiver* RF, qui effectue la transposition en fréquence du signal (depuis une fréquence intermédiaire vers la fréquence RF ou inversement)

Votre équipe a été chargée de spécifier et de valider une architecture et un schéma électrique du transceiver Bluetooth, doit répondre aux spécifications définies client (cf. 2. cahier des charges). La technologie identifiée pour la réalisation du transceiver est une technologie CMOS 0.35 μ m fournie par Austria MikroSystem (AMS).

La figure ci-dessous vous présente l'architecture typique d'un étage d'émission réception RF sur lequel vous allez vous baser. Parmi les blocs présentés, il vous est demandé de travailler en priorité sur les blocs suivants, car ils détermineront le niveau de performances de l'étage :

- Low Noise Amplifier (LNA)
- Power Amplifier (PA)
- Mixeur (et filtre passe-bas)



Dans un deuxième temps, il sera éventuellement possible de travailler sur l'oscillateur contrôlé en tension (VCO) et sur l'amplificateur à gain contrôlé en tension (VGA). Les contrôles des puissances transmises et reçues ne seront pas traités.

Il vous est demandé de :

- spécifier les caractéristiques de chaque bloc
- proposer un schéma électrique de chaque bloc
- dimensionner chacun des blocs afin qu'ils répondent aux spécifications
- simuler son fonctionnement en utilisant les modèles réels proposés par le design kit
- de vous assurer que vous pourrez fournir le support nécessaire sur vos blocs au client

2. Cahier des charges

Le tableau ci-dessous liste l'ensemble des spécifications du client :

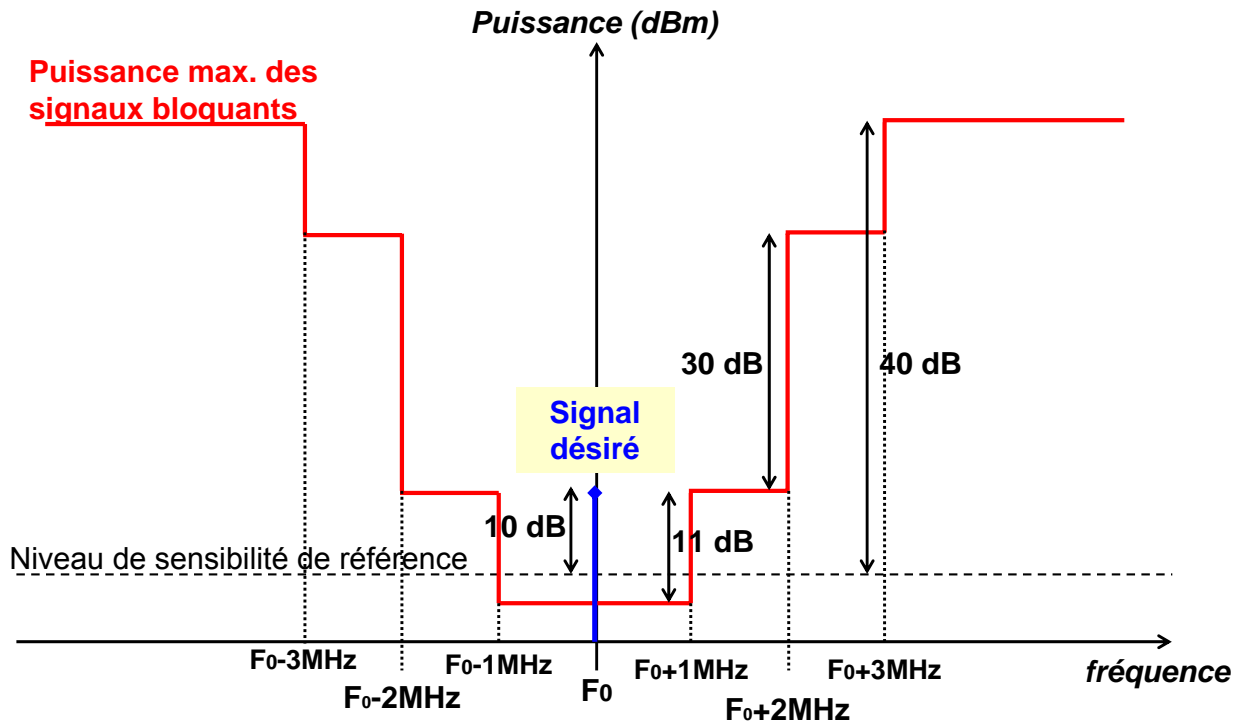
	Caractéristiques	Description
Général	Technologie	AMS CMOS 0.35 μm 4 niveaux de métaux, design kit AMS C35 HIT Kit v3.7, modèle BSIM3v3
	Modèles transistors MOS	NMOS et PMOS, modèle analog et mixed analog NMOSRF et PMOSRF, modèle RF
	Variation process	Fonctionnement à valider dans les conditions suivantes : <ul style="list-style-type: none"> • typical mean • worst case power • worst case speed
	Tension d'alimentation	Vdd = 3.3 V +/- 20 %
	Puissance consommée	A optimiser, < 500 mW

	maximale	
	Plage de fonctionnement en température	0°C – 80°C
Description du système	Modulation	QPSK, effectuée en bande de base
	Débit binaire	1 Mbits/s
	Fréquence intermédiaire	20 MHz
	Fréquence de fonctionnement	Bande ISM - 2400 MHz – 2483.5 MHz
	Largeur canal RF	1 MHz
	Séparation entre canaux	1 MHz
	Portée – perte de propagation max.	100m -80 dB à -95 dB
Emetteur	Impédance de sortie de l'antenne	50 Ω
	Puissance d'entrée	0 dBm
	Puissance d'émission maximale	Classe 1 - 100 mW
	Linéarité	point de compression à 1 dB en sortie : Pout 1 dB > 20 dBm
Récepteur	Niveau de sensibilité de référence	< -70 dBm
	Niveau reçu en entrée max.	-20 dBm
	Niveau de sortie max.	0 dBm
	Seuil de bruit	bruit thermique capté par l'antenne = -114 dBm seuil de bruit max en sortie = -91 dBm
	Noise Figure	NF < 13 dB
	Rapport signal à bruit	SNR > 10 dB
	Interférences sur les canaux adjacents – contraintes d'intermodulation	cf. Bluetooth in-band interference performances
	IP3 global	> -20 dB
	S11 en entrée	< -10 dB
Entrées-sorties	Pads analogiques	définis dans le design kit AMS C35 modèle APRIO50P, protections ESD incluses
	Pads RF	Capacité parasite de pad = 1.3 pF Pas de protection ESD
	Pads alimentation / masse	définis dans le design kit AMS C35 modèles AVDDALLP / AGDNALLP, protections ESD incluses
	Parasites boîtier	Inductance : 1.2 nH/mm de fil de bonding

Gabarit fréquentiel du signal de sortie : Bluetooth in-band interference performances

La figure ci-dessous décrit le gabarit fréquentiel du spectre en réception recommandé par la spécification Bluetooth. Ce gabarit définit les performances du Bluetooth en terme d'interférences « in-band », c'est-à-dire intervenant dans la bande de fréquence allouée à

Bluetooth. La limite décrite sur cette courbe représente la puissance maximale que peuvent prendre ces « signaux bloquants » sans que la réception du signal désirée en soit affectée. Ce gabarit est donné dans le cas où l'amplitude de la porteuse du signal désiré est 10 dB au dessus du niveau de sensibilité de référence (cf. tableau de cahier des charges). En suivant ces recommandations, les produits d'intermodulation entre signaux interférants ne dégraderont pas la qualité du signal reçu.



Brochage du transceiver :

La figure ci-dessous décrit le brochage du transceiver Bluetooth à concevoir. TX et RX sont les broches d'émission et de réception RF, connectés à l'antenne externe :

- Dataout correspond à une sortie analogique qui véhicule les signaux de données reçues par le transceiver vers le circuit digital de bande de base. Les signaux sont modulés sur une porteuse à la fréquence intermédiaire. L'impédance de l'entrée du circuit de bande de base est de 50Ω . Durant les phases de simulation, on pourra modéliser ces flux de données par un signal sinusoïdal à la fréquence intermédiaire.
- Datain correspond à une entrée analogique qui véhicule des données à transmettre provenant du circuit digital de bande de base. Les signaux sont modulés sur une porteuse à la fréquence intermédiaire. L'impédance de sortie du circuit de bande de base est de 50Ω . Durant les phases de simulation, on pourra modéliser ces flux de données par un signal sinusoïdal à la fréquence intermédiaire.
- Clkin correspond à une entrée d'horloge fournie par les circuits de bande de base, permettant de générer la fréquence de l'oscillateur local RF. Par souci de simplification, on pourra considérer que cette entrée fournit le signal de l'oscillateur local.
- Le circuit est alimenté par un ou plusieurs couples de broches VDD/GND. Il vous appartient de fixer le nombre de broches d'alimentation nécessaires.

